Abstract of Prior Art. 2

DIAMOND LAMINATED SUBSTRATE, ELECTROCHEMICAL ELEMENT, AND MANUFACTURING METHOD THEREFOR

Publication number: JP2005005659 (A)

Publication date:

2005-01-06

Inventor(s):

GAMO SHUSUKE; ANDO HISAHIRO +

Applicant(s):

TOPPAN PRINTING CO LTD; NAT INST FOR MATERIALS SCIENCE +

Classification:

- international:

C30B29/04; H01L21/205; C30B29/04; H01L21/02; (IPC1-7): H01L21/205;

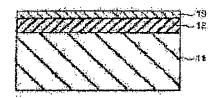
C30B29/04

- European:

Application number: JP20030198089 20030613 Priority number(s): JP20030198089 20030613

Abstract of JP 2005005659 (A)

PROBLEM TO BE SOLVED: To provide a diamond-laminated substrate which is suitably applied to various electrodes and sensors specially requiring element separation or suitable to a semiconductor and its member, namely, has a conductive diamond layer of high quality on an insulating base, an electrochemical element, and a manufacturing method therefor.; SOLUTION: Used is the diamond-laminated substrate constituted by stacking an insulating diamond layer 12 and the conductive diamond layer 13 in order on a single-crystal silicon substrate 11.; COPYRIGHT: (C)2005, JPO&NCIPI



Data supplied from the espacenet database — Worldwide

(19) **日本国特許庁(JP)**

(12) 公開特許公報(A)

(11)特許出願公開番号

特**剛2005-5659** (P2005-5659A)

(43) 公開日 平成17年1月6日(2005.1.6)

(51) Int.C1.⁷

FΙ

テーマコード(参考)

HO1L 21/205 C3OB 29/04

HO1L 21/205 C3OB 29/04

4 C

4GO77 5FO45

審査請求 未請求 請求項の数 5 書面 (全 9 頁)

			,不明心 明心头沙头 5 自出 (主 5 <u>英</u> /
(21) 出願番号 (22) 出願日	特願2003-198089 (P2003-198089) 平成15年6月13日 (2003.6.13)	(71) 出願人	000003193 凸版印刷株式会社
	,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,	(71) th 55 t	東京都台東区台東1丁目5番1号
		(71) 出願人	301023238 独立行政法人物質・材料研究機構
			茨城県つくば市千現一丁目2番1号
		(74) 代理人	100058479
			弁理士 鈴江 武彦
			100091351
			弁理士 河野 哲
		(74) 代理人	100088683
			弁理士 中村 誠
		(74) 代理人	100108855
			弁理士 蔵田 昌俊
			最終頁に続く

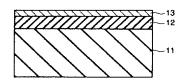
(54) 【発明の名称】ダイヤモンド積層基板、電気化学素子およびその製造方法

(57)【要約】

【課題】特に素子分離を要する各種電極ならびにセンサへの応用、あるいは半導体およびその部材に適した、すなわち絶縁性の下地に高品質かつ導電性ダイヤモンド層を具備するダイヤモンド積層基板、電気化学素子およびその製造方法を提供する。

【解決手段】単結晶シリコン基板11上に、絶縁性ダイヤモンド層12、導電性ダイヤモンド層13が、順次積層されてなるダイヤモンド積層基板を用いる。

【選択図】 図1



【特許請求の範囲】

【請求項1】

少なくとも表面に単結晶シリコン層を有する基板上に、絶縁性ダイヤモンド層、導電性ダイヤモンド層が、順次積層されてなることを特徴とするダイヤモンド積層基板。

【請求項2】

前記絶縁性ダイヤモンド層が、ノンドープダイヤモンドから成り、かつ、前記導電性ダイヤモンド層が、不純物ドープダイヤモンドから成ることを特徴とする請求項1記載のダイヤモンド積層基板。

【請求項3】

前記不純物ドープダイヤモンドにおいて、不純物が硼素であることを特徴とする請求項1 又は2記載のダイヤモンド積層基板。

【請求項4】

請求項1から3の何れかに記載のダイヤモンド積層基板の少なくとも導電性ダイヤモンド層にパターン形成することを特徴とする電気化学素子。

【請求項5】

少なくとも表面に単結晶シリコン層を有する基板上に、炭化水素および水素を含む原料ガスを用いて化学的気相成長法により絶縁性ダイヤモンド層を成膜する工程、および、前記絶縁性ダイヤモンド層上に、炭化水素、水素およびジボランを含む原料ガスを用いて化学的気相成長法により導電性ダイヤモンド層を成膜する工程を具備することを特徴とするダイヤモンド積層基板の製造方法。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】

本発明は、基板上にダイヤモンド層が形成されて成るダイヤモンド基板に関し、より詳しくは、電気化学セル、化学センサ、燃料電池、バイオチップ、バイオセンサ、ディスプレイ素子、半導体素子、荷電粒子線露光用マスクの基板として好適に用いることができるダイヤモンド積層基板、電気化学素子およびその製造方法に関する。

[0002]

【従来の技術】

近年、高機能デバイス等で使用されるダイヤモンドは、炭素原子がsp3混成軌道を形成し4配位となり、それらがそれぞれの電子を共有して結合する共有結合により成り立つ物質である。特に炭素原子同士の共有結合は結合エネルギーが大きいために、本結合より成るダイヤモンドでは、高硬度、高ヤング率、高熱伝導率、低摩擦係数などの特異の機械的性質を有する。さらに、電子物性においても、ワイドバンドギャップ、高電子移動度、高ホール移動度、低誘電率などの比類のない特性を持つ。

[0003]

ダイヤモンドを高機能デバイスまたはそれらの部材として適用する場合には、通常、基板上にダイヤモンドを化学的気相成長法により膜状に合成した、ダイヤモンド基板が基材として用いられる。このように基板上に気相合成されたダイヤモンド膜は、その合成条件を十分に検討することにより、欠陥を多量に含む天然のあるいは高圧合成により得られるダイヤモンドよりも、高純度、高品質のダイヤモンドを膜状に得ることができる。したがって、このようにして得られるダイヤモンドは保護被膜、機能膜あるいは少数キャリアを利用する高性能電子デバイス等に適用可能となる。

[0004]

このような化学的気相成長法によるダイヤモンドは、通常、基板上に形成される。その基 板としては、単結晶ダイヤモンド基板あるいは単結晶シリコン基板が一般的に用いられる

[0005]

単結晶ダイヤモンドを基板として用いた場合には、ホモエピタキシャル成長により単結晶でかつ欠陥の非常に少ないダイヤモンド膜を得ることができるが、現状の高圧合成技術で

製造できる基板の大きさは、数平方ミリメーター程度が限界であり、また高価である。したがって、アプリケーションの面積が限定され、かつ多面付けによる製造も困難であるため、製造コストが非常に高くなる。

[0006]

一方、基板として単結晶シリコンを用いる場合、近年では数百平方ミリメーターの大面積でかつ安価に入手可能な半導体素子用のウェハーを利用できるため、そのシリコンウェハー上に高品質の多結晶ダイヤモンドを大面積に得られる可能性がある(特許文献1参照)

[0007]

【特許文献1】

特開2002-261011

【発明が解決しようとする課題】

単結晶ダイヤモンドあるいは単結晶シリコン基板上にダイヤモンド層を形成する、このようなダイヤモンド積層基板は、各種電子・光学デバイスあるいは部材への適用が考えられる。しかしながら、特に素子分離を要する電極・配線やセンサへの適用を考えた場合、絶縁性基板上に導電性のダイヤモンドを形成することが不可欠となる。絶縁性基板としては、石英基板、セラミック基板等があげられるが、これらの基板は、結晶性を持たないために、経験的にダイヤモンドが成長しずらく、かつ、基板の熱伝導率が低いために温度分布が生じやすいため、基板上に均一に高品質のダイヤモンドを合成することが困難である。

[8000]

この発明は上記事情に着目してなされたもので、その目的とするところは、特に素子分離を要する各種電極ならびにセンサへの応用、あるいは半導体およびその部材に適した、すなわち絶縁性の下地に高品質かつ導電性のダイヤモンド層を具備するダイヤモンド積層基板、電気化学素子および、その製造方法を提供することにある。

[0009]

【課題を解決するための手段】

本発明はかかる課題を解決するものであり、本発明は、少なくとも表面に単結晶シリコン層を有する基板上に、絶縁性ダイヤモンド層、導電性ダイヤモンド層が、順次積層されてなることを特徴とするダイヤモンド積層基板およびそれを用いてパターン形成した電気化学素子を提供する。

[0010]

このような本発明によると、少なくとも表面に単結晶シリコン層を有する基板にすることにより、その単結晶シリコン層上に高純度のダイヤモンド層を形成することが可能となる。また、そのダイヤモンド層を絶縁性とし、さらに、そのダイヤモンド層上を、導電性のダイヤモンド層で構成することで、導電性の単結晶シリコン層と導電性ダイヤモンド層を電気的に絶縁することができる。

[0011]

また、本発明においては、ダイヤモンド積層基板は、絶縁性ダイヤモンド層が、ノンドープダイヤモンドから成り、かつ、前記導電性ダイヤモンド層が、不純物ドープダイヤモンドから成ることが望ましい。

[0012]

不純物がドープされていない、すなわちノンドープのダイヤモンドでは、 $10^{1/3}$ Ω c m 以上の高抵抗を得ることができ、良好な絶縁性を得ることができる。一方、不純物がドープされたダイヤモンドでは、 10^4 Ω c m以下の低抵抗を得ることができ、すなわち良好な導電性を得ることができる。

[0013]

さらに、本発明のダイヤモンド積層基板において、不純物ドープダイヤモンドの不純物が 硼素であることが望ましい。

[0014]

不純物を硼素とした場合には、高い結晶性を得ることができる、すなわち高品質であると

同時に、アクセプター準位を形成するため、ホールによる高い不純物伝導性を得ることが 可能となる。

[0015]

さらに本発明は、単結晶シリコン基板上に、炭化水素および水素を含む原料ガスを用いて 化学的気相成長法により絶縁性ダイヤモンド層を成膜する工程、および、前記絶縁性ダイヤモンド層上に、炭化水素、水素およびジボランを含む原料ガスを用いて化学的気相成長 法により導電性ダイヤモンド層を成膜する工程を具備することを特徴とするダイヤモンド 積層基板の製造方法を提供する。

[0016]

このような発明によると、基板として少なくとも表面に単結晶シリコン層を有する基板を 用いることで、気相成長により高品質なダイヤモンド層を得ることができる。さらに、原 料ガスとしてメタンなどの炭化水素および水素ガスを導入し、マイクロ波プラズマ等を用 いた化学的気相成長法によって、適度な核成長過程を経てシリコン基板上に高品質の絶縁 性ダイヤモンド層を得ることができる。また、原料ガスとしてメタンなどの炭化水素およ び水素に加えドープガスとしてジボランを導入して、化学的気相成長を行うことにより、 絶縁性ダイヤモンド層上に高品質の導電性ダイヤモンド層を得ることができる。

[0017]

以上に示したように、本発明によると、特に素子分離を要する各種電極ならびにセンサへ の応用、あるいは半導体およびその部材に好適な、すなわち絶縁性の下地に高品質かつ導 電性ダイヤモンド層を具備するダイヤモンド積層基板を得ることが可能となる。

[0018]

【発明の実施の形態】

以下、図面を参照して、本発明の一態様に係るダイヤモンド積層基板について説明する。 【 0 0 1 9 】

図1は、本発明の一態様に係るダイヤモンド積層基板を示す断面図である。図1において、ダイヤモンド積層基板は、単結晶シリコン基板11と、この単結晶シリコン基板11上の絶縁性ダイヤモンド層12上の導電性ダイヤモンド層13より構成されている。

[0020]

基板としては、単結晶シリコン基板11の他に、表面に単結晶シリコン層をもつSOI(Silicon-on-Insulator)基板を用いることができる。ここで、単結晶シリコンはダイヤモンド層成長の核発生を容易に行うために、単結晶であることは不可欠であるが、不純物の有無及び量の規定は不要である。

[0021]

絶縁性ダイヤモンド層12としては、多結晶からなるダイヤモンド膜、あるいは、より結晶粒径が小さいナノ結晶からなるダイヤモンド膜を用いることができる。

[0022]

ここで、絶縁性ダイヤモンド層12は、不純物がドープされていないものを用いることができる。このように、すなわちノンドープのダイヤモンドとすることにより、他の材料では得られない高品質の絶縁層が得られる。

[0023]

導電性ダイヤモンド層13としては、多結晶からなるダイヤモンド膜、あるいは、より結晶粒径が小さいナノ結晶からなるダイヤモンド膜を用いることができる。

[0024]

また、導電性ダイヤモンド層13は、不純物がドープされているものを用いることができる。このように、すなわち不純物ドープのダイヤモンドとすることにより、高品質の導電層が得られる。

[0025]

さらに、導電性ダイヤモンド層13として、不純物として硼素がドープされているものを 用いることができる。このように、硼素ドープのダイヤモンドとすることにより、より高 品質のダイヤモンドでかつの良好な導電層を得ることができる。

[0026]

次に、以上説明したダイヤモンド積層基板について、図2~図4を参照して製造方法を詳細に説明する。

[0027]

まず、図2に示すような単結晶シリコン基板21上に、例えば、化学的気相成長法により、絶縁性ダイヤモンド層22を成膜する(図3参照)。ここで、化学的気相成長法としては、マイクロ波プラズマ化学的気相成長あるいは熱フィラメント化学的気相成長を用いることができる。反応ガスとしては、メタンなどの炭化水素と水素の混合ガスを用いる。【0028】

続いて、図4に示すように、絶縁性ダイヤモンド薄膜22上に、例えば、化学的気相成長法により、導電性ダイヤモンド層23を成膜する。ここで、化学的気相成長法としては、マイクロ波プラズマ化学的気相成長あるいは熱フィラメント化学的気相成長を用いることができる。反応ガスとしては、メタンなどの炭化水素と水素およびドーピングガスとしてジボランの混合ガスを用いる。微量のジボラン添加は、ノンドープよりより結晶性の高い高品質のダイヤモンドを得ることができ、かつ不純物伝導による良好な導電性をダイヤモンドに付与することができる。

[0029]

<実施例1>

以下、本発明の具体的な実施例について、図2~図4を参照して、本発明の一実施例に係るダイヤモンド積層基板の製造工程についてさらに詳細に説明する。

[0030]

図2に示すように、厚み525 μ mの単結品シリコン基板21上に、マイクロ波プラズマ化学気相成長装置を用いて、絶縁性ダイヤモンド層22 ϵ 成膜する(図3参照)。

上述したマイクロ波プラズマ化学気相成長条件は次の通りである。

[0031]

原料ガス: メタン (5sccm)、水素 (495sccm)

反応圧力:50Torr マイクロ波パワー:800W

基板温度:780℃

膜厚: 2μm。

[0032]

続いて、図3に示すように、絶縁性ダイヤモンド層22上に、マイクロ波プラズマ化学気相成長装置を用いて、導電性ダイヤモンド層23を成膜する。

[0033]

上述したマイクロ波プラズマ化学気相成長条件は次の通りである。

[0034]

原料ガス:メタン(5sccm)、水素(495sccm)

ドープガス:ジボラン(2ppm)

反応圧力:50Torr マイクロ波パワー:800W

基板温度:780℃

膜厚: 1 μ m。

【0035】

以上のように製造されたダイヤモンド積層基板では、ダイヤモンドが成長し易い単結晶シリコン基板を下地として、その基板上に絶縁性のダイヤモンド層を設け、さらにその上に 導電性のダイヤモンド層が形成する。このため、高品質のダイヤモンド層が得られるとともに、絶縁層を介して導電層が形成されているために、導電性の単結晶シリコン基板の影響を受けることなく、素子分離や配線への加工可能なダイヤモンドから成る導電層を得ることができる。

[0036]

<実施例2>

続いて、本発明のダイヤモンド積層基板を用いた、電気化学素子としての電極あるいはセンサの適用例について図1を用いて説明する。

[0037]

このような応用では、通常用いられるフォトリソグラフィーとドライエッチングを利用して製造することが可能である。

[0038]

まず、ダイヤモンド積層基板の導電性ダイヤモンド層13上に、例えば、ノボラック系レジスト(OFPR8600、東京応化工業製)を3μm、あるいはシリコン含有レジストを1μmの厚さに塗布する。シリコン含有レジストとしては、例えば、FH-SP(商品名、富士フィルムアーチ社製)を用いる。

[0039]

その後、このシリコン含有レジストにg線を用いてパターン状に露光し、その後専用の現像液を用いて現像をおこない、レジストパターンを形成する。

[0040]

ここで、レジストパターン形状としては、電気化学センサとして機能するパターンであれば良く、数 μ mから数 μ mのラインアンドスペースを用いることができる。特にセンサの場合、感度を向上するために、できる限り微細なパターンを形成することが適当である。上記のようなフォトリソグラフィーでは、最小 μ 000円のラインアンドスペースが可能である。

[0041]

次に、レジストパターンをマスクとして用いて、例えば、反応性イオンエッチング装置を用い、エッチングガスとして酸素を用いて、導電性ダイヤモンド層13をドライエッチングして、図5に示すように、電気化学電極あるいは電気化学センサパターンを形成する。 【0042】

ここで、ドライエッチングは、導電性ダイヤモンド層13だけでなく、下地の絶縁性ダイヤモンド層12のリストパターンに当たる部分を若干あるいは全てをエッチングしてもよい。

[0043]

最後に、フェノール系剥離液を用いてレジストパターンを剥離し、電気化学電極あるいは 電気化学センサが完成する。

[0044]

以上のように製造された電気化学電極(電気化学素子)では、表面層が導電性ダイヤモンドで形成されているため、耐薬品性に優れ、従来のカーボン電極等と比較して、非常に長寿命の電極が得られる。

[0045]

また、以上のように製造された電気化学センサでは、下地に絶縁性ダイヤモンドが配されているため、センサヘッドの素子分離が可能となり、かつ微細加工技術が適用でき、従来のレアメタルを用いたセンサと比較して、耐薬品性が高くかつ高感度のセンサが得られる

[0046]

以上、詳細に説明したように、本発明によると、導電性ダイヤモンド層を少なくとも表面 に単結晶シリコン層を有する基板上に形成する絶縁性ダイヤモンド層上に積層し形成して いるために、高品質の導電性ダイヤモンド層を絶縁層すなわち絶縁性ダイヤモンド層を介 して単結晶シリコン層から電気的に絶縁できる。したがって、ダイヤモンドから成る導電 層を容易に得ることが可能となり、かつ後工程で加工することにより、素子分離や配線を パターン化し得ることができる。

[0047]

なお、この発明は、上記実施形態そのままに限定されるものではなく、実施段階ではその

要旨を逸脱しない範囲で構成要素を変形して具体化できる。また、上記実施形態に開示されている複数の構成要素の適宜な組み合せにより種々の発明を形成できる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。更に、異なる実施形態に亘る構成要素を適宜組み合せてもよい。

[0048]

【発明の効果】

請求項1の発明によれば、少なくとも表面に単結晶シリコン層を有する基板にすることにより、その単結晶シリコン層上に高純度のダイヤモンド層を形成することが可能となる。また、そのダイヤモンド層を絶縁性とし、さらに、そのダイヤモンド層上を、導電性のダイヤモンド層で構成することで、導電性の単結晶シリコン層と導電性ダイヤモンド層を電気的に絶縁することができる。

[0049]

請求項2の発明によれば、不純物がドープされていない、すなわちノンドープのダイヤモンドでは、 $10^{1/3}$ Ω c m以上の高抵抗を得ることができ、良好な絶縁性を得ることができる。一方、不純物がドープされたダイヤモンドでは、 10^4 Ω c m以下の低抵抗を得ることができ、すなわち良好な導電性を得ることができる。

[0050]

請求項3の発明によれば、不純物を硼素とした場合には、高い結晶性を得ることができる、すなわち高品質であると同時に、アクセプター準位を形成するため、ホールによる高い不純物伝導性を得ることが可能となる。

[0051]

請求項4の発明によれば、表面層が導電性ダイヤモンドで形成されているため、耐薬品性 に優れ、超寿命の電気化学素子を得ることが可能である。

[0052]

請求項5の発明によれば、基板として単結晶シリコン基板を用いることで、気相成長により高品質なダイヤモンド層を得ることができる。さらに、原料ガスとしてメタンなどの炭化水素および水素ガスを導入し、マイクロ波プラズマ等を用いた化学的気相成長法によって、適度な核成長過程を経てシリコン基板上に高品質の絶縁性ダイヤモンド層を得ることができる。また、原料ガスとしてメタンなどの炭化水素および水素に加えドープガスとしてジボランを導入して、化学的気相成長を行うことにより、絶縁性ダイヤモンド層上に高品質の導電性ダイヤモンド層を得ることができる。

[0053]

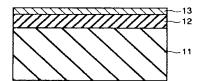
以上に示したように、本発明によると、特に素子分離を要する各種電極ならびにセンサへの応用、あるいは半導体およびその部材に好適な、すなわち絶縁性の下地に高品質かつ導電性ダイヤモンド層を具備するダイヤモンド積層基板を得ることが可能となる。

【図面の簡単な説明】

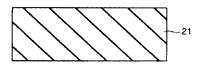
- 【図1】この発明に係わる本発明の一態様に係るダイヤモンド積層基板を示す断面図である。
- 【図2】本発明の一態様に係るダイヤモンド積層基板の製造プロセスを示す断面図である
- 【図3】本発明の一態様に係るダイヤモンド積層基板の製造プロセスを示す断面図である
- 【図4】本発明の一態様に係るダイヤモンド積層基板の製造プロセスを示す断面図である
- 【図5】本発明の一態様に係る電気化学素子を示す断面図である。 【符号の説明】

11, 21…基板、12, 22…絶縁性ダイヤモンド層、13, 23…導電性ダイヤモンド層、13, …パターン形成された導電性ダイヤモンド層

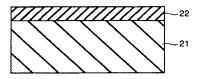
【図1】



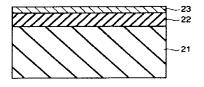
【図2】



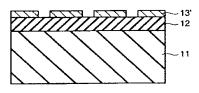
【図3】



【図4】



【図5】



(74)代理人 100075672

弁理士 峰 隆司

(74)代理人 100109830

弁理士 福原 淑弘

(74)代理人 100084618

弁理士 村松 貞男

(74)代理人 100092196

弁理士 橋本 良郎

(72)発明者 蒲生 秀典

東京都台東区台東1丁目5番1号 凸版印刷株式会社内

(72)発明者 安藤 寿浩

茨城県つくば市並木1-1 独立行政法人物質・材料研究機構内

Fターム(参考) 4G077 AA03 BA03 DB19 EB01 ED06 EF01 HA12 TA04 TA06 TB07

TC02 TC13

5F045 AA08 AB07 AD11 AE23 AF03 BB16